IDEC MPW 참여 가이드(2014년)

2013. 11. 27

◦ MPW(Multi-Projact Wafer)는 국내고급설계인력 양성을 목적으로 산업자원부와 공정사의 지원으로 운영되고 있음.

◦ 창의적인 아이디어를 실제 칩으로 구현할 수 있는 기술 지원을 제공하여 실질적인 교육 및 연구 지원

◦ Layout 과정까지 수행되던 교육 및 연구를 실제 chip의 제작, 시험, 응용까지 연계시킴으로써 설계능력을 갖춘 고급 인력 양성 가능

반도체설계교육센터

2014년 IDEC MPW 지원 내역 및 일정

■ 2014년 MPW 지원 내역

- 10개 공정 26회 진행
- 아래 지원 내역은 공정사의 사정에 따라 변경될 수 있음.

회사	공정[㎛]	공정내역	size	모집 횟수	모집수 (/1 회)	Package
삼성	65nm	CMOSRF 1-poly 8-metal(RF)	4mmx4mm	3	48chips	208pin QFP
매그나칩/ SK 하이닉스	0.35 ㎛	CMOS 2-poly 4-metal (Optional layer(DNW,HRI,BJT,CPOLY) 추가)	5mmx4mm	2	20chips	Design-144pin, Package 지원 -208pin QFP
	0.18 ㎛	CMOS 1-poly 6-metal (6metal 을 Thick metal(TKM)로만 사용가능) (Optional layer (DNW,HRI,BJT,MIM) 추가)	4.5mmx4mm	4	20chips	Design-200pin, Package 제작 -208pin QFP
동부하이텍	0.11 ㎛	CMOS 1-poly 6-metal (Top : UTM)	5mmx5mm	2	14chips]	208pin QFP
	0.18 ㎛ BCDMOS	CMOS 1-poly 4-metal TM	5mmx5mm	4	2chips	지원하지 않음.
	0.35 ㎛ BCDMOS	CMOS 2-poly 4-metal TM	5mmx5mm	4	3chips	지원하지 않음.
TowerJazz	0.18 ㎛ CIS	CMOS 1-poly 4-metal	5mmx5mm	2	1chips	지원하지 않음.
	0.18 ㎛ CA18HA	RFCMOS 1-poly 6-metal	5mmx5mm	2	1chips	
	0.18 ㎛ BCDMOS	CMOS 1-poly 3-metal(MT)	5mmx5mm	6	3chips	
	0.18 ㎛ SiGe	SiGe BiCMOS 1-poly 6-metal	5mmx5mm	1	1chips	

* TowerJazz RFCMOS -> TowerJazz CA18HA 공정으로 변경됨.(공정특성은 유사함.)

* 동부 0.18um, 0.35um BCD, TowerJazz 전공정, 매그나칩/SK하이닉스 면적 분할 팀에 대해서는 Package 제작이 지원되지 않습니다.

■ 2014년 MPW 진행 일정

* 회차 표기 방법 변경 : "공정코드-년도모집순서"*(예시)삼성65nm 2014년 1회차:S65-1401)*

* 아래 일정은 공정사의 사정에 따라 변경될 수 있음.

회차구분 (공정_년도 순서)	우선모집 신청마감	정규모집 신청마감	후기 접수시작 (선착순마감)	제작 칩수	DB 마감 (Tape-out)	DB 전달 (Fab-in)	Die-out	공정사
S65-1401		2013.12.09		48	**2014.02.17**	2014.03.15	2014.08.15	삼성 65nm
S65-1402	2013.12.09	2014.02.03	2014.05.05	48	**2014.08.25**	2014.09.29	2015.02.27	
S65-1403	2014.03.03	2014.06.02	2014.09.01	48	**2014.12.15**	2015.01.12	2015.06.12	
MS18-		2013.12.09		20	**2014.02.24**	2014.03.10	2014.07.28	매그나칩/

1401								SK 하이닉스 0.18 ㎛
MS18-1402		2014.01.06	2014.02.03	20	**2014.05.19**	2014.06.02	2014.10.20	
MS18-1403	2013.12.09	2014.02.03	2014.04.07	20	**2014.08.11**	2014.08.25	2015.01.12	
MS18-1404	2014.02.03	2014.05.05	2014.07.07	20	**2014.11.10**	2014.11.24	2015.04.13	
MS35-1401		2014.01.06	2014.03.03	20	**2014.06.16**	2014.06.30	2014.10.06	매그나칩/ SK 하이닉스 0.35 ㎛
MS35-1402	2014.03.03	2014.06.02	2014.09.01	20	**2014.12.01**	2014.12.15	2015.03.23	
D11-1401		2013.12.09		14	**2014.04.02**	2014.04.23	2014.08.06	동부 0.11 ㎛
D11-1402	2014.02.03	2014.04.07	2014.07.07	14	**2014.10.01**	2014.10.22	2015.02.04	
D18-1401		2013.12.09		2	**2014.02.05**	2014.02.19	2014.05.14	동부 0.18 ㎛ BCD
D18-1402		2013.12.09		2	**2014.04.30**	2014.05.14	2014.08.06	
D18-1403	2013.12.09	2014.02.03	2014.05.05	2	**2014.08.13**	2014.08.27	2014.11.19	
D18-1404	2014.02.03	2014.05.05	2014.08.04	2	**2014.11.05**	2014.11.19	2015.02.11	
D35-1401		2013.12.09		3	**2014.02.19**	2014.03.05	2014.05.28	동부 0.35 ㎛ BCD
D35-1402		2014.01.06	2014.03.03	3	**2014.05.28**	2014.06.11	2014.09.03	
D35-1403	2013.12.09	2014.03.03	2014.06.02	3	**2014.09.10**	2014.09.24	2014.12.17	
D35-1404	2014.03.03	2014.05.05	2014.08.04	3	**2014.11.19**	2014.12.03	2015.02.25	
TJB18-1401		2014.01.06	2014.02.03	3	**2014.05.12**	2014.05.19	2014.09.08	TowerJazz 0.18 ㎛ BCD
TJB18-1402	2014.02.03	2014.04.07	2014.07.07	3	**2014.10.20**	2014.10.27	2015.02.16	
TJC18-1401		2014.01.06	2014.02.03	1	**2014.05.05**	2014.05.12	2014.09.01	TowerJazz 0.18 ㎛ CIS
TJC18-1402	2014.02.03	2014.04.07	2014.07.07	1	**2014.10.13**	2014.10.20	2015.02.09	
TJR18-1401		2014.01.06	2014.02.03	1	**2014.05.12**	2014.05.19	2014.09.08	TowerJazz 0.18 ㎛ CA18HA
TJR18-1402	2014.02.03	2014.04.07	2014.07.07	1	**2014.10.20**	2014.10.27	2015.02.16	
TJS18-1401		2013.12.09		1	**2014.03.11**	2014.03.18	2014.07.08	TowerJazz 0.18 ㎛ SiGe

- Package 제작은 Die out 이후 1개월 소요됨.
- 동부와 TowerJazz 공정은 sub chip(5mmx2.5mm 또는 2.35mmx2.35mm)로 분리하여 모집함.
- 선정 결과는 모집마감후 15일내 개별 통보됨.
- **우선모집**: DB 마감일이 2014년 5월이후 공정에 대해서만 진행, **후기모집** : DB마감일이 2014년 4월 이후 공정에 대해서만 모집
- 문의처 : 이의숙(042-350-4428, yslee@idec.or.kr , Web site : http://www.idec.or.kr

■ MPW 참가시 의무 이행 사항

- Design Rule file 관리 철저
  - 설계를 위해 배포된 Design rule file은 NDA 작성한 연구실의 담당자만 사용 가능
  - 관리 소홀로 외부 유출이 될 경우 법적 책임을 져야 함.

- 관련 데이터의 철저한 보안유지 필요

- 결과보고서 제출(칩제작 완료후 2개월 이내 제출)
- IDEC Chip Design Contest 논문 제출 및 데모(패널) 전시
  - CDC 불참시 패널티 적용(MPW 참여 제한)
- MPW를 통해 설계된 내역 'IDEC IP'로 등록(2013년부터 실시) : 모든 설계팀에 해당됨.
  - 동의서 제출 : DB 제출시 'IP 신청 동의서' 제출(해당양식은 DB 제출시 안내)
  - IP에 대한 권리는 설계자에게 있습니다.
  - MPW 설계 내역을 IDEC 자체에서 DB로 구축하여 정리

MPW 참여 방법 안내

■ MPW Flow

■ MPW 참가신청 방법

- 참여대상 : IDEC 소속 대학 Working Group(WG) 대학(원)생
  (* WG 참여 관련 담당 : ejkim@idec.or.kr)
- 신청 방법 : WG 참여 교수 ID로만 신청 가능(학생 ID로 참여 불가능함.)
- 참가신청서 작성(web) + 설계회로설명서(신청시 첨부해야 함.)
  - MPW 참가 신청 : 공정별 신청(**신청페이지 바로가기☞**)
  - **설계회로설명서 작성 가이드 다운로드**
  - 설계회로설명서는 평가자료로 활용됩니다.
- 신청 확인 : 지도교수 ID – 마이페이지에서 확인
  - 접수 기간 내에만 수정 가능
  - 신청 취소는 DB 제출 이전에 가능함. 단, 취소 기간에 따라 패널티 적용(참가비 항목

참조)

- 모집구분 : 모집 시기와 모집 현황에 따라 회차별 우선/정규/후기 모집 진행.

모집구분	우선모집	정규모집	후기모집
모집팀수	제작 가능칩수의 50% 이내 모집	제작 가능칩수의 100% 이내 모집 (우선 모집팀 수 포함.)	정규 모집에서 미달시에만 실시함.
선정방법	모집팀수 > 전체 제작 가능수의 50% =>의 경우 평가 후 채택	모집팀수 > 제작 가능수 =>의 경우 평가 후 채택	모집일부터 선착순 마감
설계설명회	회차별 정규모집 후에만 개최됨.		
NDA 제출	정규 모집 마감 후 제출	선정 안내 후 제출	선정 안내 후 제출
Design Kit(DK)배포	정규모집 채택 후 NDA 제출팀에게 배포함.	NDA 제출 이후 ftp 로 설정하여 배포 (DK 수령 방법은 채택 통보 시 안내)	
참가비 납부	우선모집 선정팀 공지 후 전체금액의 50% 납부 참여공정의 정규모집 선정 후 남은 50% 납부 (우선모집 선정시 100%납부도 가능함.)	선정안내 후 1 개월 이내 납부 완료	

- **삼성 65nm공정 참여 경우 구축해야 할 환경 (설계서버 구축 지침)**

1. 삼성 65nm공정 전용서버 준비- 타 공정과 물리적으로 분리된 별도의 서버를 준비해야 하며, 해당 서버에는 NDA 계약 체결자, 시스템관리자 외의 접근이 불가능함. (*참고 : 서버 OS는 CentOS 5.8을 권장합니다.)

2. 가상사설망(Virtual Private Network)을 이용한 network 분리 – 시스템 관리자는 전용서버에 OpenVPN 서버을 설치하고 NDA계약자와 시스템관리자의 PC에 OpenVPN 클라이언트 프로그램을 설치 하여야 합니다. (**OpenVPN설치 매뉴얼 참고(click!!)**)

3. iptables 방화벽을 통한 접근제어 – 리눅스 서버에 설치되어있는 iptables방화벽을 이용해 NDA계약자와 시스템관리자의 VPN을 이용한 접속 외의 접근은 차단됩니다. (IDEC에서 설정함) 4. 자세한 보안관련 내용은 **삼성65nm 보안지침/절차(click!!)**를 참고하세요

■ MPW 선정

- 채택 확인 : 지도교수 ID – 마이 페이지에서 확인
- 선정 안내 : 마감 후 15일이내 선정 안내함. (평가 진행시 선정이 지연될 수 있음.)
- 평가 내역 : 경쟁률이 높은 경우 아래의 기준으로 평가 진행하여 선정함.

★ 평가 기준 : 설계회로설명서
★ 평가위원 : 공정 참여 지도 교수로 위촉

평가위원 참여 연구실에는 평가 가산점 부여

★ 평가 항목 및 배점 내역(100점)

1) 디자인의 우수성 30점 2) 회로설계방법 (단계별로 사용한 CAD Tool 기재등) 20점
3) Chip수령 후 검증방법 20점 4) Design size(공간 활용도) 10점 5) 활용계획 10점
6) 평가위원들의 주관적 점수 10점

★ 선정 원칙

: 경쟁률이 높을 경우 '**1연구실 1개칩'을 기준으로 우선 적용하여 순위에 따라 선정**
우선 선정 후 남은 면적에 대해서는 평가 결과에 따라 제작 기회를 드립니다.

■ NDA(Non-disclosure agreement) 제출 및 설계데이터 수령 방법

- 공정에 필요한 설계데이터 공급 받기 위해 체결되는 보안유지협약서
- 제출 기한내 제출해야 정상적으로 데이터를 공급받을 수 있습니다.
- 데이터 수령 후 유출이 있을 경우 법적인 책임이 주어지니 철저한 데이터 관리가 필요합니다.
- 참여 공정별 NDA 제출 방법이 차이가 있습니다.
- **NDA Design Kit 보안 유지 관련 공지문**

IDEC 의 MPW 참가를 통해 전달받은 Design Kit 일체는 NDA 를 통해서 법적인 구속력을 가지며, 관리 소홀로 인한 외부로의 공개 또는 유출 시 개인뿐만 아니라 개인이 속해 있는 WG 에 자격 박탈과 같은 강력한 규제가 가해질 수 있습니다. 뿐만 아니라 공정사측의 이의 제기 시 민,형사상 책임을 물을 수 있음을 알려드립니다.

MPW 참여자 분들은 Design Kit 및 관련 자료의 관리를 철저히 하시어 불이익을 당하는 일이 없도록 거듭 당부 드립니다.

NDA 체결 후 수령한 Design Kit 일체는 NDA 상에 기재된 폐기 날짜 안에 반드시 폐기하여 주시고 폐기확인서를 제출하여 제 3 자에 의한 공개 및 유출이 일어나지 않도록 주의 바랍니다.

[매그나칩/SK하이닉스, 동부하이텍 공정 제출 방법]

1. 제출 방법 : 마이페이지에서 'MPW 신청내역' – 신청내역 하단에서 'NDA 제출' 클릭하여 작성

2. NDA 작성 : 작성 후 출력 -> 모든 설계 참여자의 서명을 한 NDA 를 PDF 파일로 제출해야 함.

가. Design 선택 : Digital 설계-Cellbased , Analog 설계- Fullcustom, Mixed 설계-Mixed

나. 설계자 내역에 모든 참여자가 서명해야 합니다.

다. 사용목적 : 'MPW 설계 참여' 로 기재

3. NDA 제출 방법

가. 설계데이터를 다운 받기 위한 FTP ID/PW 설정

*** ID 설정 방법 : 회차-개별아이디**

=>작성예시)매그나칩/SK 하이닉스 0.18um 공정 2014 년 1 회차 참여시 : m181401_OOOOO

나. **작성한 NDA 를 출력하여 서명 후 PDF 파일을 첨부란에 등록해야 함.**

4. 설계데이터(PDK) 배포

가. ftp 를 통해 배포

① FTP 주소 : 143.248.230.17

② ID/PW => NDA 작성시 입력한 것으로 login

나. **배포 기간 :** NDA 마감 후 ~ DB 제출 전까지

다. PDK 폐기 : 칩 테스트 완료 후 폐기

(NDA 폐기확인서 제출해야 함.- 칩제작 완료시 안내)

[TowerJazz 공정 제출 방법]

- 해당공정은 위의 공정과 동일한 양식 외 **TowerJazz용 NDA 제출이 추가되어야 함**. PDK 배포 방법도 위의 공정과 동일함.

1. 매그나칩/SK 하이닉스 공정과 동일한 방법으로 작성 및 제출
2. 추가 제출 서류 : **TowerJazz 사 제출용 NDA**

=> 양식은 칩제작 선정 안내시 보내드릴 예정이며, 1)의 NDA 와 함께 NDA 제출 첨부에 올려야 합니다.

[삼성 공정 제출 방법]

< **1) NDA 제출** -> 2) 삼성 최종 확인 -> **3) 실사(설계데이터 배포)** - 4) 설계진행 >

[삼성공정 진행 Flow]

MPW 참여 - 설계환경 구축여부 확인후선정	→	**비밀유지계약서체결**	→	**설계데이터배포**	→	**설계 진행**	→	**결과테스트 및 결과보고서 제출**	→	**설계데이터 폐기**
		삼성-학교와의 체결		**실사를 통해 설치**						**실사를 통해 삭제**

1. NDA 작성 및 제출 안내

- **체결 목적** : IDEC 에서 시행하는 MPW 설계공모전의 삼성 65nm 공정에 필요한 칩 설계 데이터를 활용
- **체결 방법** : [참여학교- 삼성전자]간의 계약 체결, KAIST IDEC 은 참여학교의 대리인으로 설계데이터를 배포 및 보안 관리의 역할 수행/ NDA 승인 : **총장 또는 산학협력단장 승인**하여 제출해야 함
- **제출 서류** : 원본 2 부 우편 제출
- (삼성전자와 소속학교 각 1 부), 양식은 별도 첨부=> 해당학교 양식임.)
- **제출 대상** : 126 회(13-09) 삼성 65nm 설계 참여 대학(연구실)

- **작성 방법 및 양식은 선정 안내시 별도 안내드림.**

2. 설계데이터 배포(실사) : 실사 중 서버에 자료(설계설명회 자료 포함)를 입력해 드림

- NDA 접수 완료 후 배포 가능. 미리 제출된 학교부터 일정을 조정하여 실사를 진행함.
- 구축된 환경 확인과 구축이 완료된 연구실에 PDK 를 직접 배포함.

■ MPW 참가비 납부

- **납부 금액** : 메일로 문의하시면 공정 참가비를 회신해 드립니다.(yslee@idec.or.kr)
- **납부 방법 : KAIST를 제외한 모든 대학에 해당됨**.

1. 참가비 납부 기준

<table>
<tr><th rowspan="2">구분</th><th colspan="2">우선모집</th><th rowspan="2">정규모집/후기모집</th></tr>
<tr><th>1 차 납부</th><th>2 차납부</th></tr>
<tr><td>참가신청비
납부기간</td><td>우선모집 채택 후
30 일 이내</td><td>해당회차 정규모집 마감 후
30 일 이내</td><td>채택 안내 후 30 일이내</td></tr>
<tr><td rowspan="2">납부 금액</td><td>참가신청비의 50% 납부</td><td>참가신청비의 50% 납부</td><td rowspan="2">참가신청비의 100%</td></tr>
<tr><td colspan="2">1 차시 참가신청비 전액을 납부해도 됨.</td></tr>
<tr><td rowspan="4">설계포기시
패널티</td><td colspan="3">우선모집팀의 경우 정규모집 이전 포기시 : 1 차 납부한 금액의 50% 만 적립함.
(전액을 1 차에 납부한 경우는 전체금액의 75% 만 적립함.)</td></tr>
<tr><td colspan="3">정규모집 채택이후 ~ DB 접수기간 이전 포기시 : 참가신청비의 50% 포기
(100% 납부시 50%에 해당되는 금액만 적립함.)</td></tr>
<tr><td colspan="3">DB 접수기간 내 포기(DB 접수기간 : DB 마감일 20 일전부터 DB 마감일까지)
: 참가신청비 적립이 불가함.</td></tr>
<tr><td colspan="3">**참가신청비 환불 처리 방법 : 참가신청비 환불은 행정처리상 어려워 해당 연구실에 적립해 드림. 적립금액은 IDEC 본센터에서 수행하는 사업에 참여시 사용이 가능함.</td></tr>
<tr><td>비 고</td><td colspan="3">대기팀은 최종채택 이전에 포기시 100% 적립이 가능하며, 채택 이후는 위의 규정에 따름.</td></tr>
</table>

* **설계포기시 패널티를 설정한 이유는** 반드시 필요한 설계팀에게 기회를 제공하여 설계 가능 면적의 활용도를 최대화하기 위한 것이니, 신중하게 신청해 주시기 바랍니다.

2. 참가비 납부 방법

가. 마이페이지->MPW 신청내역->결제하기/내역확인
(카드 또는 계산서 발행 가능)

나. IDEC 에서 발행되는 계산서에는 세금이 부과되지 않습니다. (비과세 기관임.)

[전자계산서 발행 요청시]

계산서 발행 후 취소가 어려우니 발행 요청이전에 처리여부를 명확하게 확인하고 요청해 주시기 바랍니다.

1. 항목별 작성하면 전자계산서가 '스마일 EDI'를 통해 발행됨.
   (*참고 : 타 프로그램으로 발행이 안되며, 정 발행만 가능합니다.)
2. 계산서발행 요청서 작성이전에 필요한 서류(견적서 또는 계약요청서 등)는 담당자의 메일을 통해 요청해 주시기 바랍니다. (yslee@idec.or.kr, 이의숙)

3. 납부 금액 : 마이페이지에서 확인이 가능
   Package 제작시 50 만원, library 사용시 10 만원은 별도 추가됨.

4. 납부계좌번호 : 270-003359-13-137(한국과학기술원, 우리은행)
5. 입금자명 : 가능하다면 "MPW 회차_교수명"으로 기재 부탁드립니다.
6. 적립금 확인 : 결제하기에서 확인이 가능함.

[카드 처리시]

카드시스템도입 중으로 2014 년 1 월부터 카드 납부가 가능합니다. 처리방법은 구축이 완료되는 대로 재안내 드리겠습니다.

- **KAIST 설계자 납부 방법**
  KAIST 는 IDEC 과 동일 기관으로 납부 방법이 다름.

1. 납부 방법 : 마이페이지->MPW 신청내역->결제하기/내역확인->KAIST 원내
2. **납부 확인** : ERP "계정대체"로 처리한 문서는 메일로 보내줘야 납부 확인됨.
3. 처리 방법 : KAIST 원내 신청서 작성시 확인이 가능함.

칩제작 취소시 칩제작 비용 처리 내용
* **우선모집팀의 경우 정규모집 이전 포기시** : 1 차 납부한 금액의 50% 만 적립함. (전액을 1 차에 납부한 경우는 전체금액의 75% 만 적립함.) * **정규모집 채택이후 ~ DB 접수기간 이전 포기시** : 참가신청비의 50% 포기 (100% 납부시 50%에 해당되는 금액만 적립함.) * **DB 접수기간 내 포기**(DB 접수기간 : DB 마감일 20 일전부터 DB 마감일까지) : 참가신청비 적립이 불가함. **참가신청비 환불 처리 방법** : 참가신청비 환불은 행정처리상 어려워 해당 연구실에 적립해 드림. 적립금액은 IDEC 본센터에서 수행하는 사업에 참여시 사용이 가능함 * 단, 적립된 금액은 적립일로부터 2 년 이내 사용하셔야 합니다. **(적립금액 사용** : IDEC 본센터의 유료프로그램에 대한 비용 납부가 가능함.)

■ MPW 참가비 할인 및 환불 기준

[참가비 할인]

IDEC 지원(MPW, EDA) 내용이 적용논문에 포함된 논문에 대해서는 아래의 기준으로 할인 혜택을 드림.

- **할인 대상 :** Acknowledge에 ' IDEC에서 지원 받음'이라는 내역이 기재되어야 함. (대상 학회 : '라'항목 참조)
- **논문할인 신청**

  1. 논문 할인혜택 신청서 양식(Click!!)
  2. 제출 방법 : 신청서 양식에 제출 항목이 있음.
- **논문 할인 적용 조건 :**

  1. 제출된 논문 1 건에 대하여 1 회의 MPW 기회 부여
  2. 제출 논문건수가 다수인 경우, 같은 회차에 같은 공정으로는 1 회의 MPW 만 적용함
  3. Publish 일로부터 2 년 이내 논문(논문할인 요청일 기준)(2013.5.27 부터 적용)
  4. Chip Design Contest 제출 논문은 제외
- **적용 학회 : 2014년 적용 기준이 변경됨.**

등급	학회	저널	할인율
A	ISSCC Symposium & VLSI circuit and Technology(SOVC)	IEEE TCAS I IEEE JSSC IEEE Transaction on Electron Devices IEEE Transaction On CAD	40%
B	CICC DAC ICCAD ASSCC IEEE RFIC Symposium ESSCIRC HOTCHIPS	IEEE TCAS II IEEE TVLSI IEEE Transaction on Nanotechnology IEEE Transaction on Plasma Science IEEE Transactions on Power Electronics IEEE Photonics Technology Letters IEEE Microwave and Wireless Components Letters	30%
C	ISCAS ASP-DAC COOLCHIPS BIOCAS EMBC		20%
D	ISOCC, 한국반도체학술대회		10%

* A ~ C 등급은 기존의 학회 중심(해외 학회)

* D 등급 : 국내 학회로 IDEC CDC 참여 학회로 장려를 돋고자 지정(CDC 참여 논문은 할인대상 제외)

[참가비 환불 조건(2011 년부터 적용)]

칩제작 일정이 지연될 경우 아래와 같이 적용하여 환불.

- **지연 기간별 환불 비율**

제작지연기간 (mouth : M/week:w)	1M 이하	1M+2w	2M	2M+2w	3M	3M 이상
환불(납부금액의%)	적용되지 않음.	5%	10%	15%	20%	25%

- **환불 적용 조건**

1. 환불액은 현금으로 환불 처리가 안되므로 IDEC 에 적립 처리함.
2. 적립금 사용처 : MPW, EDA 교육 등에 사용 가능
3. 적용대상 : MPW 일정대로 DB 마감 후 DB_in 되었으나, 제작 중 문제로 제작 지연이 되는 모든 설계
4. 제작지연 적용 예외

- 공정사의 문제로 DB in 전 공식적인 전체 일정 변경을 요청해 온 경우
- 신규공정(첫회)_DB in 이 지연되는 경우(*신규공정 지원시 지원 절차에 따른 지연 또는 전체 설계에 대한 오류 발생 예상으로 DB_in 일정 변경시)

5. 기타(*특별한 사항이 발생시 운영위원회의에서 결정한 예외조항을 따른다.)

■ 설계설명회 개최

- **개최 시기 : 회차 및 공정별 정규모집 선정이 완료된 후 10일내 개최됨.**
- **내용 : 공정 설명 및 설계시 유의사항 등**
- **참석 : 공정 참여 설계팀(1인이상 참석해야 합니다.)**
- **참석신청 방법** : 참가신청시 참여자 기재할 수 있음.

  **반드시 설계자 1 인이상 참석해 주시기 바랍니다.

- **설명회 불참시** : 부득이한 사정으로 참석이 어려운 설계팀은 표를 기재하여 담당자에 메일로 보내야 합니다(해당조사는 설계설명회 개최 안내 후)

회차	예)S65-1401				
학교		지도교수		대표설계자	
설명회 불참사유					

MPW 설계 DB 제출 ~ 검증 결과 제출

해당 내용은 선정된 설계팀에 자세하게 안내드리겠습니다.

MPW 문의처(공정별 담당자)

- **MPW 진행 문의 :** 이의숙(yslee@idec.or.kr, 042-350-4428)
- **MPW 기술지원 :** 문의 내용은 공정별 담당자에게 이메일로 보내주시면 회신드립니다.

공정	삼성 65nm	매그나칩/SK 하이닉스 0.18um	매그나칩/SK 하이닉스 0.35um	동부하이텍	TowerJazz + 삼성65nm(Analog)
연구원	김연태	유은광	선혜승	조인신	김창수
메일 주소	ytkim@idec.or.kr	yuk0428@idec.or.kr	smkcow@idec.or.kr	ischo@idec.or.kr	cskim@idec.or.kr