



Techniques for Reducing Power Consumption in RISC-V Processor

Jeong-min Woo, Sarkar MD. Rubel and Hyunwoo Son

School of Electronic Engineering, Gyeongsang National University
wjm22@gnu.ac.kr, 055-772-1726

Abstract

RISC-V는 오픈소스 CPU IP로서, 전통적인 CPU의 역할인 기본적인 데이터 처리와 더불어 칩 내부의 DSP 제어에도 활용이 가능하다. 다만 RISC-V의 동작을 DSP 제어용도만으로 한정해서 동작 시킬 경우, RISC-V 코어와 명령어 메모리가 DSP 동작을 기다릴 때 사용하는 전력이 낭비된다는 단점이 있다. 이에 대한 해결책으로, 제안한 RISC-V는 사전 정의된 명령어를 사용하여, 사용자가 직접 파워 게이팅을 수행하는 방식과, 명령어를 사전 분석하여 사용자 개입 없이 파워 게이팅을 수행하는 두가지 방식의 RISC-V 칩을 제작하였다.

I. Introduction

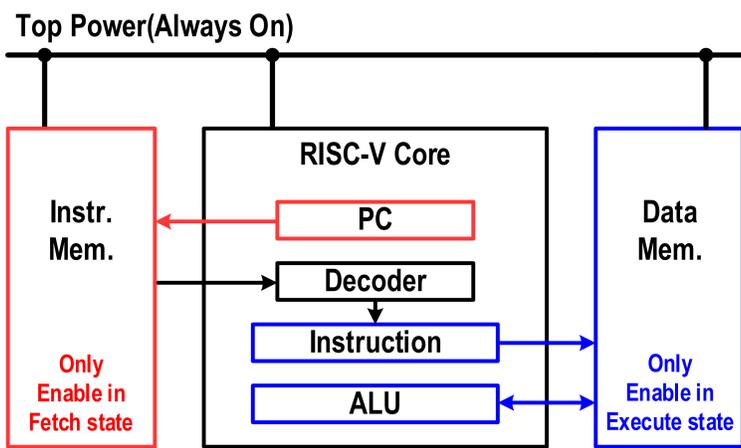


Fig. 1. RISC-V 명령어 사이클에서 동작별 메모리 접근도

일반적인 RISC-V를 포함한 CPU들은 연산을 수행하는 Core와 명령어 메모리, 데이터 메모리를 포함한다. CPU는 연산을 수행할 때 명령어를 불러오는 Fetch, 명령어를 해석하는 Decoding, 명령어를 실행하는 Execute의 단계를 거친다. 이때, 명령어 메모리는 Fetch 동작에서만, 데이터 메모리는 Execute 동작에서만 접근을 수행하며, 이외의 상태에서는 대기 상태로 남아 있다. 이때, 동작을 하지 않을 때도 파워가 연결되어 있다면, 이는 대기 전력 손실로 이어진다.

II. Overall Design

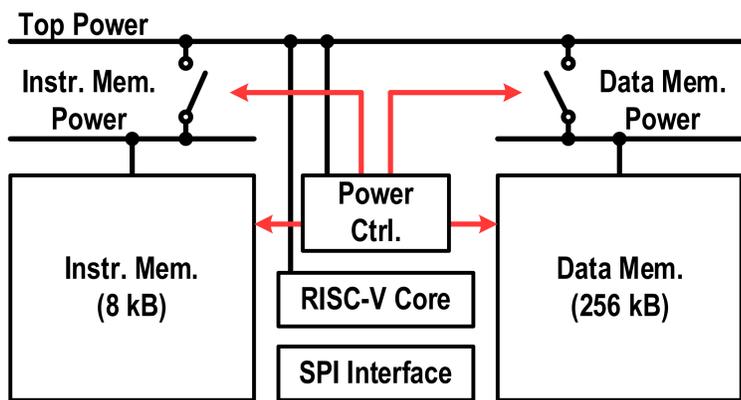


Fig. 2. 제안하는 회로의 전체 블록 다이어그램

이를 해결하기 위해, 제안하는 회로에서는 명령어 메모리와 데이터 메모리의 파워를 끄는 파워 게이팅 기법을 적용하였다. 제안하는 파워 게이팅은 사전 정의된 명령어를 사용한 명령어 기반 방식과, 명령어 사전 분석후 내부에서 직접 파워를 끄는 사전 분석 방식이 적용되었다.

III. Implementation

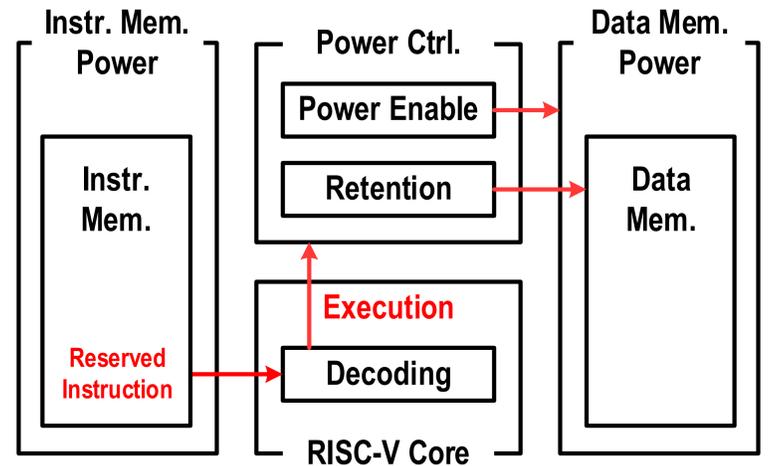


Fig. 3. 명령어 기반 방식 파워 게이팅

명령어 기반 방식은 미리 RISC-V 내부에 정의해 둔 명령어를 통해 사용자가 원하는 시점에 직접 메모리의 파워를 끄고 켤수 있는 방식이다. 이 방식은 동작하지 않을때 안전하게 사용자가 끌수 있지만, 명령어를 받아와서 끄기 동작에서 파워 게이팅을 수행하므로, 데이터 메모리는 끌수 없다는 단점이 있다.

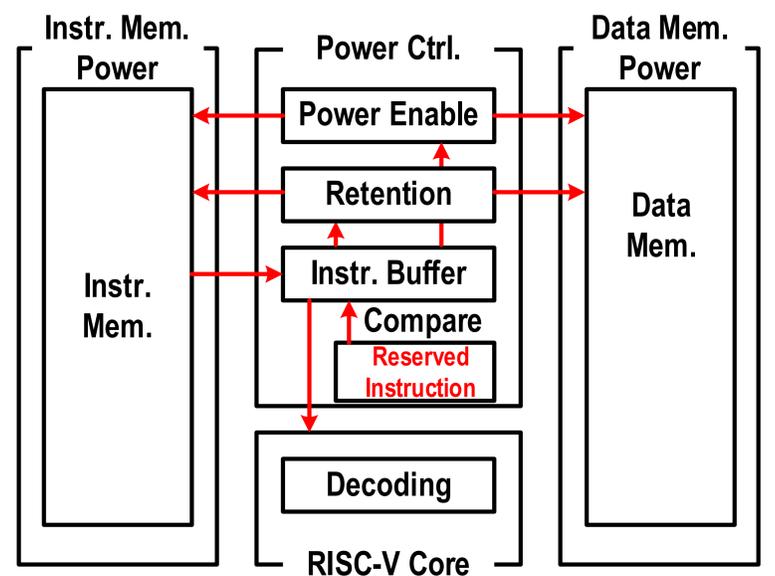


Fig. 4. 사전 분석 방식 파워 게이팅

사전 분석 방식은 파워 컨트롤 모듈이 다음에 수행할 명령어를 미리 받아와 다음 동작에서의 메모리 접근을 예측한다. Fetch 상태일때만 명령어 메모리를 활성화 하여 다음 번 명령어를 받아오고, 명령어의 Execute 상태에서 데이터 메모리 접근 여부에 따라 데이터 메모리의 파워를 활성화 또는 비활성화 한다. 해당 방식은 명령어 기반 방식에 비해 파워 제어 모듈이 복잡해지지만, 실제 메모리를 사용할때만 해당 메모리의 파워를 활성화 하여 파워 저감이 더욱 크다는 장점이 있다.

IV. Conclusion

28nm FDSOI 공정을 사용하여 파워게이팅 기법을 사용한 RISC-V 코어를 제작하였으며, 시뮬레이션을 통해 파워 저감 성능을 확인하였다. 제안한 방식을 사용하여, RISC-V 를 DSP 제어용으로 사용했을 때의 전력 소모를 줄일 수 있을 것으로 기대된다.