

2022 IEEE CICC Review

반도체설계교육센터 책임연구원 조인신

Topic : Analog Circuits and Techniques

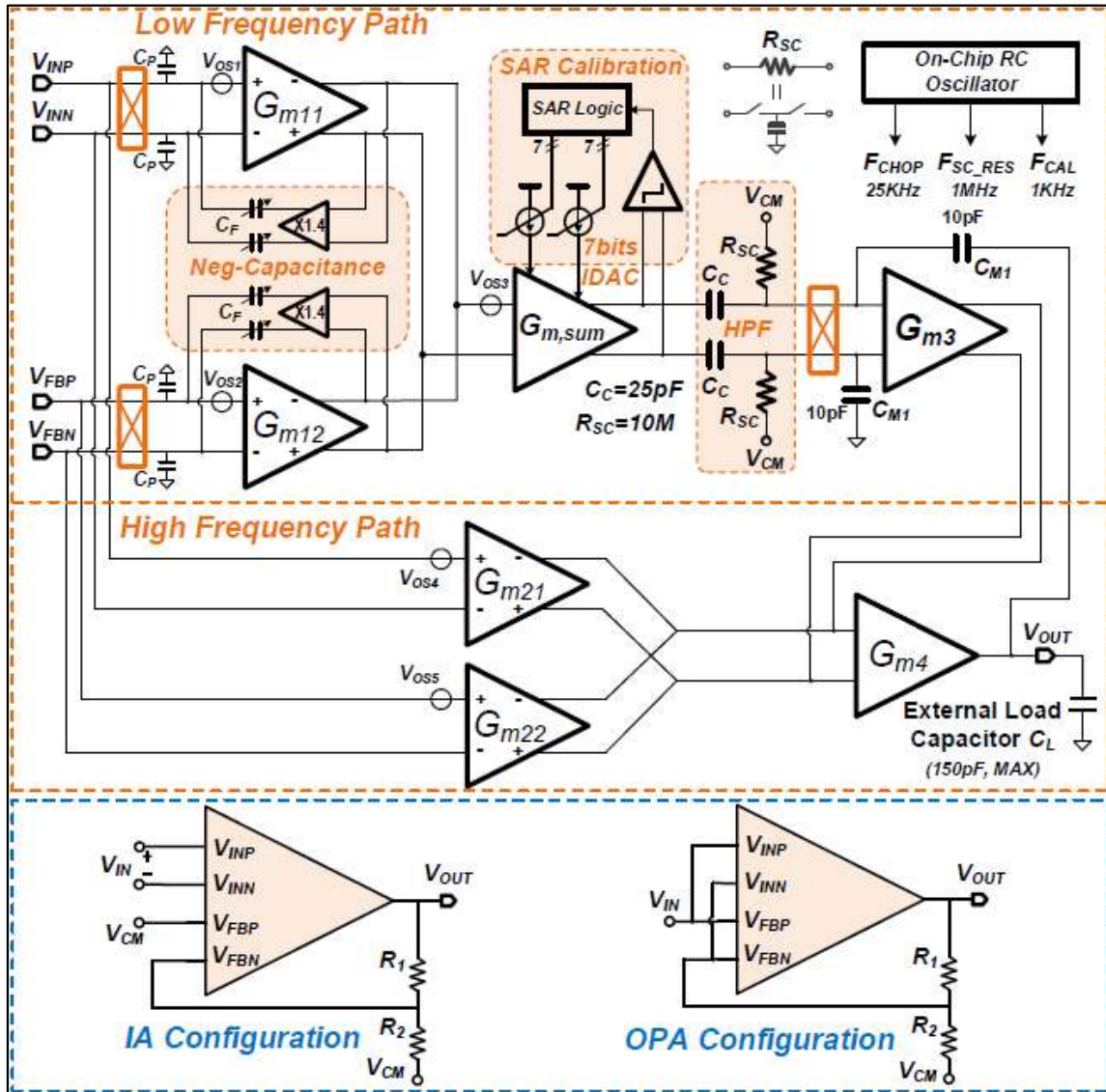
Session 18 : Analog Circuits and Techniques

CICC 2022에서는 총 8개의 분과('Analog Circuits and Techniques', 'Data Converters', 'Digital Circuits, SoCs, and Systems', 'Emerging Technologies, Systems, and Applications', 'Foundation of System Design', 'Power Management', 'Wireless Transceivers and RF/mm-Wave Circuits and Systems for low-power', 'Wireline and Optical Communications Circuits and Systems')가 17개의 세션으로 나누어져 23개의 초청 논문을 포함한 총 98개의 논문들이 발표되었다. CICC 2021에 비해 세션은 줄었으나 논문의 수는 초청 논문을 제외하면 큰 변화가 없었다. (CICC 2021에서는 18개 세션, 89개의 논문(초청 논문 11개 포함)이 발표됨)

그 중 Analog Circuits and Techniques 분과는 1개의 세션(세션 18)으로 구성이 되었고, 세션의 논문들에서는 아날로그 회로 기술의 최근 발전 사항들에 대해 다양한 측면을 다루고 있다. PPG(photoplethysmography) 센서 회로, 스위치드-커패시터 회로 및 필터링 트랜스-임피던스 증폭기(TIA)에 대한 개요를 제공하는 3개의 초청 논문과 고입력 임피던스 chopper 증폭기, 기하급수적으로 조정 가능한 pseudo 저항으로 구현한 신경 기록 아날로그 프런트 엔드, current-sourcing-capable 전압 레퍼런스, 고정밀 클럭 생성기에 대한 논문들이 포함되어 있다.

#18-1 논문은 PPG(photoplethysmography) 센서 회로에 대해 기본 tutorial처럼 구성되어 있다. 다양한 PPG 센서 인터페이스 아키텍처 및 설계 기술에 대한 전반적인 내용이 제공되고 있고, 그 중 저전력 PPG 설계 기법과 높은 dynamic range(DR) PPG 설계 기법에 대해 설명을 하고 있다. 각 기법을 이용하여 발표된 논문들과 일부 상용 PPG 센서들의 비교도 제공하고 있다.

#18-2 논문에서는 높은 입력 임피던스와 낮은 리플을 달성하기 위해 current feedback instrumentation amplifier(CFIA) 를 Chopper 증폭기를 제안하고 있으며, 입력 임피던스와 리플은 각각 1.8GΩ(최소) 및 0.15μV(최대)로 타 논문 대비 18배 및 1.3배 향상되었다.

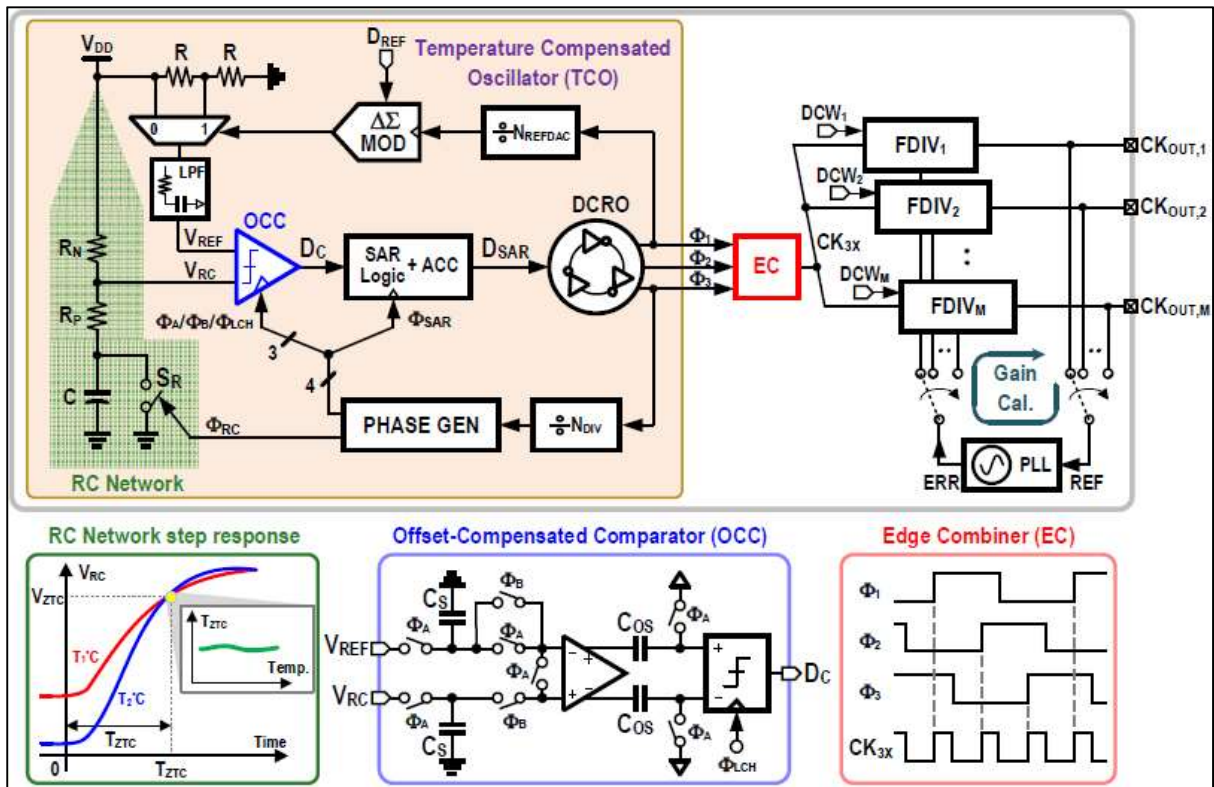


[그림 1] #18-2에서 제안하는 증폭기의 블록 다이어그램

#18-3 논문에서는 기하급수적으로 미세하게 조정할 수 있는 새로운 Pseudo 저항을 가진 아날로그 프론트 엔드를 제시하고 있다. 제안된 Pseudo 저항은 고역 통과 차단 주파수를 가진 AFE용으로 설계된 것으로서 1GΩ에서 110GΩ까지 조정할 수 있으며, 최대 주파수 편차는 3.4%를 달성했다.

#18-4 논문은 스위치드-커패시터 기술의 기원부터 기본 원리에 대해 설명하고, 몇 가지 일반적인 스위치드-커패시터 회로를 간략하게 설명하고 있는 tutorial이다.

#18-5 논문에서는 클럭 발생기를 제안하고 있는데 고도로 프로그래밍이 가능한 클럭 출력을 제공할 수 있도록 빠른 start-up을 가지고 온도에 안정적인 디지털 frequency-locked loop(FLL) 기반의 발진기와 낮은 지터 open-loop fractional dividers 로 구성되어 있다. 20 μ s turn-on time과 24kHz resolution을 가지고 1.5MHz ~ 100MHz의 클럭 출력을 생성할 수 있다.



[그림 2] #18-5에서 제안하는 클럭 발생기

#18-6 논문에서는 IoT 시스템의 센서 모니터링을 위해 10 μ A 소싱 기능을 갖춘 나노와트 미만의 전력을 소모하는 CMOS 기준 전압 레퍼런스를 제안하고 있다. 제안한 회로에서 주목할 만한 것은 기존 CMOS 기준 전압 레퍼런스에서는 없었던 전류 소싱 기능을 달성했다는 것이다.

#18-7 논문은 무선 수신기의 기저대역에서 사용되는 Trans-impedance amplifier(TIA)에 대한 tutorial처럼 구성되어 있다. 광범위한 대역폭을 갖지만 매우 높은 선형성과 정밀도를 달성하는 closed-loop TIA의 4가지 예를 제시하고 있고, 100MHz 이상에서 약 1GHz 대역폭에 이르는 open-loop TIA의 2가지 예도 포함하고 있다. 마지막으로 Bluetooth Low-Energy 수신기를 위한 초저전력 이르는 open-loop TIA의 예를 설명하고 있다.



조인신 책임연구원

- 소 속 : 한국과학기술원 반도체설계교육센터(KAIST IDEC)
 - 이 메 일 : ischo@idec.or.kr
 - 홈페이지 : www.idec.or.kr
-